

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-082404

(43)Date of publication of application : 02.04.1993

(51)Int.Cl.

H01L 21/02

(21)Application number : 03-239999

(71)Applicant : NIPPONDENSO CO LTD

(22)Date of filing : 19.09.1991

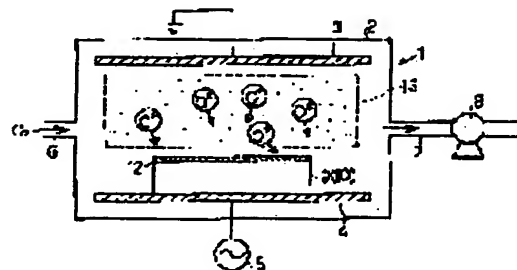
(72)Inventor : ONODA MASATOSHI
KANO KAZUHIKO
KURAHASHI TAKASHI

(54) METHOD FOR JOINING SILICON SUBSTRATE

(57)Abstract:

PURPOSE: To provide a method for joining silicon substrates by which heat treatment can be performed at a relatively low temperature and a firm joining strength is obtained and, at the same time, a uniform joining strength and joining property can be obtained over the entire surface of a substrate.

CONSTITUTION: At the time of performing hydrophilic treatment on the polished surfaces of two silicon substrates to be joined together after polishing the joining surfaces to mirror surfaces, the hydrophilic treatment on at least one of the silicon substrates performed in an atmosphere containing oxygen produced by a plasma generating device 1 using a high-frequency power source 5, while the self-bias voltage across the plasma and electrode plate 4 (cathode) is adjusted to 125-225V, so that a plasma oxide layer containing such a sub-oxide as Si_3O_2 , Si_2O_3 , SiO_2 , etc., can be formed. Thereafter, the two silicon substrates are joined together by directly sticking the joining surfaces which have been subjected to the hydrophilic treatment to each other and heat-treating them at 200-450° C for 5-120 minutes.



LEGAL STATUS

[Date of request for examination] 06.01.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3134391

[Date of registration] 01.12.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Carry out mirror polishing of each plane of composition of the silicon substrate of two sheets, and hydrophilization processing of each polished surface is carried out, respectively. Stick directly these planes of composition that carried out hydrophilization, and heat-treat this, and are the junction approach of the silicon substrate joined mutually, and said silicon substrate of two sheets is set to hydrophilization processing of said polished surface. Among said silicon substrates of two sheets, hydrophilization processing of the polished surface of one [at least] silicon substrate The junction approach of the silicon substrate characterized by making the oxidizing zone which has suboxide where the auto-bias electrical potential difference between the plasma and a cathode electrode is made into 100-250 volts form under the ambient atmosphere which contained oxygen using the plasma generator by the RF generator.

[Translation done.]

BEST AVAILABLE COPY

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the junction approach of a silicon substrate.

[0002]

[Description of the Prior Art] Conventionally, there is the wafer direct junction (W, D, B) approach as an approach of joining the silicon substrate of two sheets (for example, T.Abe et al:JPn, J.Appl.Phys.29(1990) L2315, Shimbo A; application physics 56(1987) 373.). The interlayer by adhesives etc. does not exist in a junction interface, but this approach can cancel the effect by heat distortion. However, in order to obtain sufficient bonding strength, 800-1100 degrees C or more need to be heat-treated. Then, in JP,3-91227,A, it is making it react with oxygen ion or an oxygen radical as hydrophilization processing of the polished surface of a silicon substrate, and making an oxidizing zone form in the plane of composition of a silicon substrate, and has joined at low temperature comparatively.

[0003]

[Problem(s) to be Solved by the Invention] However, with the approach by this official report, bonding strength is 2 0.7 to 2.9 kgf/mm. There was a trouble that varied greatly or a plane-of-composition product rate (actual plane-of-composition product / total adhesion area) changed with 20 - 90%.

[0004] The purpose of this invention is to offer the junction approach of a silicon substrate that uniform bonding strength and junction nature are obtained all over a substrate while it can be comparatively heat-treated at low temperature and obtains firm bonding strength.

[0005]

[Means for Solving the Problem] This invention carries out mirror polishing of each plane of composition of the silicon substrate of two sheets, and carries out hydrophilization processing of each polished surface, respectively. Stick directly these planes of composition that carried out hydrophilization, and heat-treat this, and are the junction approach of the silicon substrate joined mutually, and said silicon substrate of two sheets is set to hydrophilization processing of said polished surface. Among said silicon substrates of two sheets, hydrophilization processing of the polished surface of one [at least] silicon substrate Under the ambient atmosphere which contained oxygen using the plasma generator by the RF generator In the condition of having made it 100-250 volts, the auto-bias electrical potential difference between the plasma and a cathode electrode Si^{3+} shown in suboxide (b), i.e., drawing 11 , Si^{2+} shown in drawing 11 (c), and Si^{+} shown in drawing 11 (d) Let the junction approach of a silicon substrate of making the oxidizing zone which it has forming be the summary. In addition, in drawing 11 (a), it is SiO_2 . Corresponding Si^{4+} is shown.

[0006]

[Function] Mirror polishing of each plane of composition of the silicon substrate of two sheets is carried out. And the oxidizing zone which has suboxide where the auto-bias electrical potential difference between the plasma and a cathode electrode is made into 100-250 volts is formed among the silicon substrates of two sheets under the ambient atmosphere which contained oxygen in hydrophilization processing of the polished surface of one [at least] silicon substrate using the plasma generator by the RF generator. Many uncombined hands of the silicon which works effectively in a junction interface by the oxidizing zone which has this suboxide are formed.

[0007] Then, it is directly stuck to these planes of composition that carried out hydrophilization, they heat-treat, and the silicon substrate of two sheets is joined mutually. At this time, the consistency of hydrogen bond becomes high, it can change with the junction interface by the oxidizing zone which has suboxide having many silanol groups (Si-OH) from hydrogen bond to the covalent bond of Si-O-Si at low temperature comparatively,

and high bond strength is obtained also at low temperature.

[0008]

[Example] Hereafter, one example which materialized this invention is explained according to a drawing. The plasma generator 1 is shown in drawing 1.

[0009] Into the chamber 2, opposite arrangement of the electrode plates 3 and 4 of a pair is carried out up and down. The upper electrode plate 3 is grounded, serves as an anode electrode, and RF generator 5 is connected to the lower electrode plate 4, and it serves as a cathode electrode. Moreover, while a gas inlet 6 and gas exhaust 7 are established in a chamber 2 and oxygen gas is introduced from a gas inlet 6, the gas in a chamber 2 is extracted with the exhaust air pump 8 from gas exhaust 7, and the highest ultimate vacuum can be set to 1Pa or less. And oxygen gas is introduced in a chamber 2 from a gas inlet 6, and it has this two-electrodes plate 3 and structure which the plasma of oxygen gas generates among four. A silicon substrate 9 is arranged on the lower electrode plate 4, and it is installed in the so-called cathode couple's condition that the silicon substrate 9 countered the electrode plate 3. In this condition, the inside of a chamber 2 is set to 1Pa or less by vacuum suction, from that blasting-fumes inlet 6, oxygen gas is introduced and a lifting and the oxygen plasma generate discharge between the electrode plate 3 and 4 with the power of RF generator 5.

[0010] Next, as shown in drawing 2, the junction process in the case of joining the 1st silicon substrate 10 and 2nd silicon substrate 11 is explained. First, one [at least] field performs for example, 1, 1 and 1 trichloroethane boiling, acetone ultrasonic cleaning, and pure-water washing one by one, and fully washes the 1st silicon substrate 10 and 2nd silicon substrate 11 by which mirror polishing was carried out. Then, the mixed liquor of HF:H₂O=1:20 removes the natural oxidation film. Then, in the chamber 2 in the plasma generator 1 shown in drawing 1, the field where mirror polishing of the 1st silicon substrate 10 was carried out is turned upward, and is installed.

[0011] And vacuum suction of the inside of a chamber 2 is carried out, it is made 1Pa or less, oxygen gas is introduced from a gas inlet 6, and a lifting and the oxygen plasma are generated for discharge between the electrode plate 3 and 4 with the power of RF generator 5. The gas pressure at this time is 1-25Pa, and discharge power is 50 - 300 W/m². It is made extent. Moreover, auto-bias potential produced between the plasma generating field 13 and the lower electrode plate (cathode) 4 is made into 125-225 volts. By this, the front face of the 1st silicon substrate 10 will be exposed to the oxygen plasma, and the plasma oxidation layer 12 will be formed in a front face.

[0012] At this time, an oxygen radical (oxygen which attached subscript * by drawing 1), or oxygen ion (O⁺ shows by drawing 1) exists in the oxygen plasma, and since these are in an activity condition chemically, oxidation reaction is easily advanced also in ordinary temperature. Furthermore, since it is arranged in the state of a cathode couple as mentioned above, oxygen ion tends to reach on the 1st silicon substrate 10, therefore the 1st silicon substrate 10 promotes oxidation reaction. Moreover, the 1st silicon substrate 10 which faced the plasma generating field 13 is only a top face, and does not have the plasma damage to an inferior surface of tongue. Furthermore, since it is processing in ordinary temperature, even if the component is formed in the inferior surface of tongue which does not oxidize, degradation of a component property is not drawn.

[0013] On the other hand, an oxide film 14 is formed in the mirror-polishing side of the 2nd silicon substrate 11 by approaches, such as well-known thermal oxidation, chemical vapor deposition, a spatter, and vacuum evaporation. Furthermore, H₂SO₄-H₂O₂ Chemical cleaning immersed at 80 degrees C or more of solution temperature into mixed liquor is performed.

[0014] And the 1st silicon substrate 10 in which the plasma oxidation layer 12 was formed, and the 2nd silicon substrate 11 which has the oxide film 14 formed by the predetermined approach are washed in pure water, desiccation by desiccation nitrogen etc. is performed, and the water molecular weight which sticks to the front face of silicon substrates 10 and 11 is controlled. Then, as shown in drawing 2, the 14th page comrade of an oxide film of a field and the 2nd silicon substrate 11 in which the plasma oxidation layer 12 of the 1st silicon substrate 10 was formed is stuck. This pastes up the silicon substrates 10 and 11 of two sheets by the hydrogen bond of the water molecule which stuck to the silanol group and front face which were formed in the front face. Furthermore, these pasted-up silicon substrates 10 and 11 are dried in a vacuum 10Pa or less. In order to compensate the curvature of silicon substrates 10 and 11 at this time, it is 30 gf/cm². The above load may be impressed.

[0015] Furthermore, as shown in drawing 3, the silicon substrates 10 and 11 in this adhesion condition are arranged in a chamber 15. This chamber 15 can carry out now 10Pa or less of ultimate vacuums with the exhaust air pump 16. And the heater 17 in a chamber 15 performs 200-450 degrees C and heat treatment of 5 -

BEST AVAILABLE COPY

120-minute maintenance, extracting the superfluous water molecule which exists in the adhesion interface of silicon substrates 10 and 11, and silicon substrates 10 and 11 are joined.

[0016] When forming the plasma oxidation layer 12 by oxygen plasma treatment here with the equipment shown in drawing 1 like this example, it is possible to change the auto-bias potential produced between the plasma generating field 13 and the lower electrode plate (cathode) 4 by changing especially discharge power and gas pressure. Then, various discharge power, gas pressure, and processing times were changed, plasma oxidation processing was performed, and the plasma oxidation layer 12 was formed on the 1st silicon substrate 10.

Furthermore, the bore diameter formed in drawing 4 and the 2nd silicon substrate 11 as shown in 5 the through hole 18 which is 1mm in 3mm pitch, and joined such the 2nd silicon substrate 11 and 1st silicon substrate 10 to them through the plasma oxidation layer 12. The dicing cut of the 1st silicon substrate 10 and 2nd silicon substrate 11 was carried out after junction in the location of a broken line shown in drawing 4 and 5. And pressure-proofing by applying a pressure through a through tube 18 with the junction nature of both the substrates 10 and 11 to each of that chip was measured.

[0017] The result is shown in Table 1. In addition, in Table 1, the rate of junction and pressure-proofing were considered and evaluated as a judgment, O was attached to the practically desirable thing and x was attached to the not practically desirable thing.

[0018] It turns out that junction nature with the good time of bias potentials being 125V-225V is shown as shown in this table, and it has big bonding strength. Bias potential is not stabilized by discharge less than [100V] or more than 500V, but a process stops however, realizing for this reason.

[0019]

[Table 1]

No	パワー (W)	圧力 (Pa)	時間 (分)	バイアス 電位 (V)	接合率 (%)	耐圧 (kg/cm ²)	判定
1	60	12	10	125	74.1	32.6	○
2	80	12	10	170	70	27.8	○
3	100	12	10	225	95.7	36.1	○
4	200	12	10	500	6	10.1	×
5	100	8	10	310	11.2	1以下	×
6	100	6	10	400	8	8.0	×
7	100	4.7	10	425	0	0	×
8	100	12	6	225	85	260	○

[0020] Next, the plasma oxidation layer 12 which formed by performing plasma oxidation processing with various bias potentials was measured by XPS (X-ray photoelectron spectroscopy). The result is shown in drawing 6. As shown in this drawing, the Si2p photoelectron spectrum of the outermost surface of the plasma oxidation layer 12 is changing by changing bias potential. Especially as for the thing (400V, 500V) which has high bias potential, it turns out that Si4+ (it is equivalent to SiO2) is high, and oxidation is progressing. Moreover, what has high bias potential (400V, 500V) is also understood that relative oxide-film thickness is thick from the ratio of Si4+ and Si0 (metal). On the other hand, 2p peak of silicon has shifted to a side with energy lower than 103.4eV what has as low bias potential as 125V and 225V, the outermost surface of the plasma oxidation layer 12 has much suboxide, such as Si3+ and Si2+, and a certain thing understands it.

[0021] Moreover, Si (Si4+) oxidized thermally expands to one 2.2 times the volume of this. For this reason, as shown in drawing 7, while some Si atoms have not oxidized, the inside of an oxide film is diffused, or as shown in drawing 8, non-oxidized Si atom carries out substrate diffusion as between [Si] grids. Moreover, as shown in drawing 9, the vacancy in a silicon substrate is SiO2. It is thought that it is consumed by the interface or the point defect by the oxygen defect in the plasma oxidation layer 12, oxidation non-constructing a bridge, etc. becomes easy to exist. For this reason, it becomes easy to generate a dangling bond, dimer bond, etc. Like this, the mechanism above-mentioned [also carrying out plasma oxidation] arises, and what many oxidation kinds which can turn into active species also at low temperature are generating is presumed. For this reason, the thing and the 2nd silicon substrate 11 which formed the plasma oxidation layer 12 of the 1st silicon substrate 10 with low bias potential are effectively joined, even if 450 degree-Cx2hr extent is low temperature comparatively. Moreover, also in a compressive test, since firm junction is made, reinforcement is presumed to be a strong thing.

[0022] Next, the semi-conductor type pressure sensor which applied this invention using drawing 10 is explained. Drawing 10 is structural drawing showing an example of the semi-conductor type pressure sensor manufactured with the application of the junction approach of an example. This pressure sensor consists of the 1st silicon substrate 19 as the detection section, and the 2nd silicon substrate 20 as a plinth. p mold diffusion layer 21 is formed in the top face of the 1st silicon substrate 19 of n mold, and the diffusion strain gage is made. Moreover, a protective coat 22 is formed in the top face of the 1st silicon substrate 19, the contact holes 23 and 24 for taking p mold diffusion layer 21 and electrical installation to this protective coat 22 are formed, and electrodes 25 and 26 are wired in contact holes 23 and 24. Furthermore, a crevice 27 is formed by well-known approaches, such as anisotropic etching for example, by the alkali solution, or isotropic etching by *****, and diaphragm 28 is processed on the inferior surface of tongue of the 1st silicon substrate 19. On the other hand, the pressure installation hole 29 is arranged by the 2nd silicon substrate 20 as a plinth.

[0023] And mirror polishing of the inferior surface of tongue of the 1st silicon substrate 19 which performed above-mentioned predetermined component formation and processing processing, and the top face of the 2nd silicon substrate 20 used as a plinth is carried out. The plasma oxidation layer 30 is formed in the inferior surface of tongue of this 1st silicon substrate 19 by which mirror polishing was carried out. Moreover, an oxide film 31 is formed in the mirror-polishing side of the 2nd silicon substrate 20, and it is H2 SO4-H2 O2 further. Chemical cleaning immersed at 80 degrees C or more of solution temperature into mixed liquor is performed. And the 1st silicon substrate 19 in which the plasma oxidation layer 30 was formed, and the 2nd silicon substrate 20 which has the oxide film 31 formed by the predetermined approach are washed in pure water, desiccation by desiccation nitrogen etc. is performed, and the water molecular weight which sticks to a substrate front face (the fields to join) is controlled. Then, alignment of the diaphragm 28 of the 1st silicon substrate 19 and the pressure installation hole 29 of the 2nd silicon substrate 20 is carried out to the plasma oxidation layer 30 through an oxide film 31, and it joins.

[0024] Thus, the manufactured pressure sensor has joined the 1st silicon substrate 19 and 2nd silicon substrate 20 after component formation of a diffusion layer 21, an electrode 25, and 26 grades. Therefore, since heat treatment by elevated temperature like before is not needed in the time of this junction process in order to obtain bonding strength high as a sensor for high pressures as mentioned above, it does not change or deteriorate according to the elevated temperature of heat treatment of the component property of the above-mentioned component section. Moreover, since it is not necessary to put the protective coat for acid-proof solutions on a component forming face specially and since it is not immersed into an acidic solution like before in hydrophilization processing of a plane of composition, and the usual process can also perform component formation, there is no need, such as an increment in a routing counter or modification of a process.

[0025] Moreover, the plasma oxidation layer 30 of the 1st silicon substrate 19 and the same plasma oxidation layer may be formed in the plane of composition of the 2nd silicon substrate 20, without forming an oxide film 31. However, when plasma oxidation of the field of the sides to join of the 1st silicon substrate 19 and the 2nd silicon substrate 20 is carried out, it turns out that it is easy to generate a void etc. in an interface. However, since firm junction is acquired, the 1st silicon substrate 19 and 2nd silicon substrate 20 can unify it, without through [with the same ingredient] interlayers, such as adhesives, moreover. For this reason, it is chemically stable and the temperature drift by the difference of a coefficient of thermal expansion does not pose a problem.

[0026] Thus, in this example, mirror polishing of each plane of composition of the silicon substrates 10 and 11 of two sheets is carried out. In case hydrophilization processing of each polished surface is carried out, respectively, among the silicon substrates 10 and 11 of two sheets hydrophilization processing of the polished surface of one [at least] silicon substrate Under the ambient atmosphere which contained oxygen using the plasma generator 1 by RF generator 5 the condition of having made the auto-bias electrical potential difference between the plasma and the electrode plate 4 (cathode electrode) into 100-250 volts — Si^{3+} , Si^{2+} , and Si^{+} etc. — it carried out as [make / the plasma oxidation layer 12 which has suboxide / form]. Then, these planes of composition that carried out hydrophilization were stuck directly, this was heat-treated, and the silicon substrates 10 and 11 of two sheets were joined mutually. That is, it is immersed into an acidic solution ($\text{H}_2\text{SO}_4/\text{H}_2\text{O}_2$), and a plane of composition is not made into a hydrophilic property, but make a plane of composition react with oxygen ion or an oxygen radical, the plasma oxidation layer 12 is made to form, it considers as a hydrophilic property, and much suboxide, such as Si^{3+} and Si^{2+} , is made to generate as a plasma oxidation layer 12. That is, the hydrogen bond force improves or many uncombined hands which the number of the silanol groups ($\text{Si}-\text{OH}$) per unit area increases in a junction interface by the suboxide in this plasma oxidation layer 12, and work effective in junction are formed. Consequently, since the consistency of hydrogen bond also becomes high and it can change from hydrogen bond to the covalent bond of $\text{Si}-\text{O}-\text{Si}$ at low temperature comparatively, high bonding strength is obtained also at low temperature. Furthermore, since it was effectively joinable on the whole surface, when variation on the strength could also be reduced and it measured with the XPS analysis method, especially junction was good although the front face had much Si^{2+} and Si^{3+} in suboxide.

[0027] Thus, while being able to heat-treat at low temperature (less than [450 degree-Cx2 hour]) comparatively and obtaining firm bonding strength, uniform bonding strength and junction nature are obtained all over a substrate. Moreover, without damaging the component section, even if it is the component which wired aluminum etc., other silicon substrates and direct junction are attained and high-reliability can be secured.

[0028] In addition, this invention is not limited to the above-mentioned example, and the auto-bias electrical potential difference between the plasma in a plasma generator and cathode electrodes according [for example,] to an RF generator should just be 100-250 volts.

[0029]

[Effect of the Invention] As explained in full detail above, while according to this invention being able to heat-treat at low temperature comparatively and obtaining firm bonding strength, the outstanding effectiveness from which uniform bonding strength and junction nature are obtained all over a wafer is demonstrated.

[Translation done.]

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is drawing showing a plasma generator.

[Drawing 2] It is drawing showing the 1st and 2nd silicon substrates.

[Drawing 3] It is drawing showing vacuum junction equipment.

[Drawing 4] It is drawing showing the silicon substrate for a trial.

[Drawing 5] It is the A-A sectional view of drawing 4 .

[Drawing 6] It is drawing showing the measurement result by XPS.

[Drawing 7] It is drawing for explaining the structure of silicon.

[Drawing 8] It is drawing for explaining the structure of silicon.

[Drawing 9] It is drawing for explaining the structure of silicon.

[Drawing 10] It is a sectional view when materializing this invention to a pressure sensor.

[Drawing 11] It is drawing for explaining suboxide.

[Description of Notations]

1 Plasma Generator

4 Electrode Plate (Cathode Electrode)

5 RF Generator

10 1st Silicon Substrate

11 2nd Silicon Substrate

12 Plasma Oxidation Layer

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-82404

(43) 公開日 平成5年(1993)4月2日

(51) Int. Cl.⁵

H 0 1 L 21/02

識別記号

庁内整理番号

F I

技術表示箇所

B 8518-4M

審査請求 未請求 請求項の数 1 (全 8 頁)

(21) 出願番号 特願平3-239999

(22) 出願日 平成3年(1991)9月19日

(71) 出願人 000004260

日本電装株式会社

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 小野田 真稔

愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内

(72) 発明者 加納 一彦

愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内

(72) 発明者 倉橋 崇

愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内

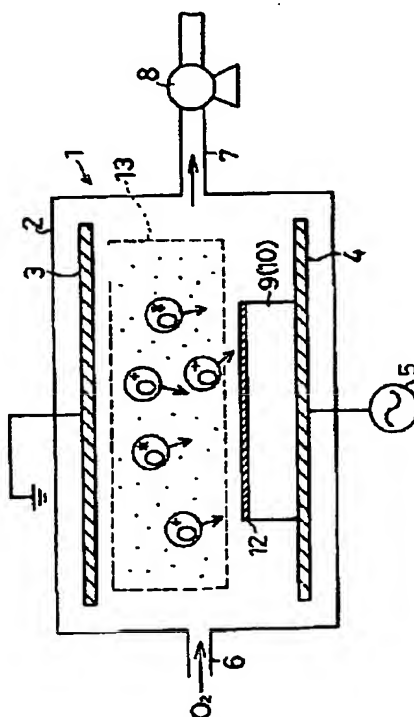
(74) 代理人 弁理士 恩田 博宣

(54) 【発明の名称】 シリコン基板の接合方法

(57) 【要約】

【目的】 比較的低温で加熱処理でき、かつ、強固な接合強度を得るとともに、基板全面で均一な接合強度と接合性が得られるシリコン基板の接合方法を提供することにある。

【構成】 2枚のシリコン基板の各接合面を鏡面研磨し、各研磨面をそれぞれ親水化処理する際に、2枚のシリコン基板のうち少なくとも一方のシリコン基板の研磨面の親水化処理は、高周波電源5によるプラズマ発生装置1を用いて酸素を含んだ雰囲気下で、プラズマと電極板4(カソード電極)との間の自己バイアス電圧を125~225ボルトにした状態にて Si^{+} 、 Si^{++} 、 Si^{\cdot} 等のサブオキサイドを有するプラズマ酸化層12を形成させる。その後、この親水性化した接合面同士を直接密着し、これを200~450℃、5~120分で加熱処理して2枚のシリコン基板を相互に接合する。



1

【特許請求の範囲】

【請求項1】 2枚のシリコン基板の各接合面を鏡面研磨し、各研磨面をそれぞれ親水化处理し、この親水化した接合面同士を直接密着し、これを加熱処理して前記2枚のシリコン基板を相互に接合するシリコン基板の接合方法であって、

前記研磨面の親水化处理において、前記2枚のシリコン基板のうち少なくとも一方のシリコン基板の研磨面の親水化处理は、高周波電源によるプラズマ発生装置を用いて酸素を含んだ雰囲気下で、プラズマとカソード電極との間の自己バイアス電圧を100～250ボルトにした状態にて、サブオキサイドを有する酸化層を形成させることを特徴とするシリコン基板の接合方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、シリコン基板の接合方法に関するものである。

【0002】

【従来の技術】 従来、2枚のシリコン基板を接合する方法として、ウェハ直接接合(W, D, B)方法がある(例えば、T. Abe et al.: J P n, J. App l. Phys. 29 (1990) L2315、新保優; 応用物理56 (1987) 373.)。この方法は、接合界面に接着剤等による中間層が存在せず、熱歪みによる影響を解消できる。しかし、十分な接合強度を得るためには800～1100℃以上の熱処理が必要である。そこで、特開平3-91227号公報においては、シリコン基板の研磨面の親水化处理として酸素イオンあるいは酸素ラジカルと反応させシリコン基板の接合面に酸化層を形成させることで、比較的低温で接合している。

【0003】

【発明が解決しようとする課題】 しかし、この公報による方法では、接合強度が0.7～2.9kgf/mm²と大きくばらついたり、接合面積割合(実際の接合面積/全接着面積)が20～90%と変化したりする問題点があった。

【0004】 この発明の目的は、比較的低温で加熱処理でき、かつ、強固な接合強度を得るとともに、基板全面で均一な接合強度と接合性が得られるシリコン基板の接合方法を提供することにある。

【0005】

【課題を解決するための手段】 この発明は、2枚のシリコン基板の各接合面を鏡面研磨し、各研磨面をそれぞれ親水化处理し、この親水化した接合面同士を直接密着し、これを加熱処理して前記2枚のシリコン基板を相互に接合するシリコン基板の接合方法であって、前記研磨面の親水化处理において、前記2枚のシリコン基板のうち少なくとも一方のシリコン基板の研磨面の親水化处理は、高周波電源によるプラズマ発生装置を用いて酸素を含んだ雰囲気下で、プラズマとカソード電極との間の自

2

己バイアス電圧を100～250ボルトにした状態にて、サブオキサイド、即ち、図11(b)に示すSi³⁺、図11(c)に示すSi²⁺、図11(d)に示すSi¹⁺を有する酸化層を形成させるシリコン基板の接合方法をその要旨とする。尚、図11(a)にはSiO₂に相当するSi⁴⁺を示す。

【0006】

【作用】 2枚のシリコン基板の各接合面が鏡面研磨される。そして、2枚のシリコン基板のうち少なくとも一方のシリコン基板の研磨面の親水化处理において、高周波電源によるプラズマ発生装置を用いて酸素を含んだ雰囲気下で、プラズマとカソード電極との間の自己バイアス電圧を100～250ボルトにした状態にて、サブオキサイドを有する酸化層が形成される。このサブオキサイドを有する酸化層により接合界面において有効に働くシリコンの未結合手が多く形成される。

【0007】 その後、この親水化した接合面同士が直接密着され、加熱処理して2枚のシリコン基板が相互に接合される。このとき、サブオキサイドを有する酸化層による接合界面にシラノール基(Si-OH)が多いことにより、水素結合の密度が高くなり、比較的低温で水素結合からSi-O-Siの共有結合に変化でき、低温でも高い結合強度が得られる。

【0008】

【実施例】 以下、この発明を具体化した一実施例を図面に従って説明する。図1にはプラズマ発生装置1を示す。

【0009】 チャンバ2内には一対の電極板3、4が上下に対向配置されている。上側の電極板3はアースされアノード電極となり、下側の電極板4には高周波電源5が接続されカソード電極となっている。又、チャンバ2にはガス導入口6とガス排出口7とが設けられ、ガス導入口6から酸素ガスが導入されるとともに、ガス排出口7から排気ポンプ8によりチャンバ2内のガスが抜かれて最高到達真空度を1Pa以下にすることができる。そして、ガス導入口6から酸素ガスがチャンバ2内に導入され、この両電極板3、4間において酸素ガスのプラズマが発生する構造となっている。下側の電極板4上にはシリコン基板9が配置され、シリコン基板9が電極板3に対向した、いわゆるカソードカップルの状態に設置される。この状態で、チャンバ2内を真空引きにより1Pa以下にし、その後ガス導入口6より酸素ガスを導入し、高周波電源5の電力によって電極板3、4間に放電を起こし、酸素プラズマが発生するようになっている。

【0010】 次に、図2に示すように、第1のシリコン基板10と第2のシリコン基板11を接合する場合の接合工程を説明する。まず、少なくとも一方の面が鏡面研磨された第1のシリコン基板10と第2のシリコン基板11とを、例えば1・1・1トリクロロエタン煮沸、アセトン超音波洗浄及び純水洗浄を順次行ない、十分に洗

3

浄する。その後、 $\text{HF}:\text{H}_2\text{O}=1:20$ の混合液により、自然酸化膜を除去する。その後、図1に示すプラズマ発生装置1におけるチャンバ2内に、第1のシリコン基板10の鏡面研磨された面を上向きにして設置する。

【0011】そして、チャンバ2内を真空引きして1Pa以下にし、ガス導入口6から酸素ガスを導入し、高周波電源5の電力によって電極板3、4間に放電を起こし、酸素プラズマを発生させる。この時のガス圧は1~25Pa、放電電力は50~300W/m²程度にする。又、プラズマ発生領域13と下側の電極板(カソード)4の間に生じる自己バイアス電位を125~225ボルトにする。これにより、第1のシリコン基板10の表面は酸素プラズマに晒され表面にプラズマ酸化層12が形成されることになる。

【0012】このとき、酸素プラズマ中には酸素ラジカル(図1で添字*を付けた酸素)あるいは酸素イオン(図1でO⁺で示す)が存在し、これらは化学的に活性な状態にあるため、常温中でも容易に酸化反応を進行させられる。さらに、第1のシリコン基板10は上記のようにカソードカップルの状態で配置されるため、酸素イオンは第1のシリコン基板10上に到達しやすく、そのため酸化反応は促進する。又、プラズマ発生領域13に面した第1のシリコン基板10は上面のみであり、下面へのプラズマ損傷はない。さらに、常温中での処理であるため、酸化を行わない下面に素子が形成されていても、素子特性の劣化を導くことはない。

【0013】一方、第2のシリコン基板11の鏡面研磨面には、公知の熱酸化、化学的気相成長法、スパッタ、蒸着等の方法により酸化膜14を形成する。さらに、 $\text{H}:\text{SO}_4-\text{H}_2\text{O}_2$ 混合液中に液温80℃以上で浸漬する化学的表面処理を施しておく。

【0014】そして、プラズマ酸化層12を形成した第1のシリコン基板10と、所定の方法で形成した酸化膜14を有する第2のシリコン基板11とを、純水中にて洗浄し、乾燥窒素等による乾燥を行い、シリコン基板10、11の表面に吸着する水分子量を制御する。その後、図2に示すように、第1のシリコン基板10のプラズマ酸化層12を形成した面と第2のシリコン基板11の酸化膜14面同志を密着させる。これにより、2枚のシリコン基板10、11は表面に形成されたシラノール

4

基及び表面に吸着した水分子の水素結合により接着する。さらに、この接着したシリコン基板10及び11を10Pa以下の真空中にて乾燥させる。このとき、シリコン基板10及び11の反りを補償するため、30gf/cm²以上の荷重を印加してもよい。

【0015】さらに、図3に示すように、この接着状態にあるシリコン基板10及び11をチャンバ15内に配置する。このチャンバ15は排気ポンプ16により到達真空度を10Pa以下にすることができている。そして、シリコン基板10、11の接着界面に存在する過剰な水分子を抜きながらチャンバ15内のヒータ17により200~450℃、5~120分保持の熱処理を行い、シリコン基板10、11を接合する。

【0016】ここで、本実施例のように図1に示す装置で酸素プラズマ処理によりプラズマ酸化層12を形成する場合、特に放電電力とガス圧を変化させることでプラズマ発生領域13と下側の電極板(カソード)4の間に生じる自己バイアス電位を変化させることが可能である。そこで、放電電力とガス圧、処理時間を種々変化させてプラズマ酸化処理を行い、第1のシリコン基板10上にプラズマ酸化層12を形成した。さらに、図4、5に示すような第2のシリコン基板11に穴径が1mmの貫通穴18を3mmピッチで形成し、このような第2のシリコン基板11と第1のシリコン基板10とをプラズマ酸化層12を介して接合を行った。接合後に第1のシリコン基板10と第2のシリコン基板11を図4、5に示す破線の位置でダイシングカットした。そして、その各チップに対し両基板10、11の接合性と、貫通孔18を通して圧力を加えることによる耐圧を測定した。

【0017】その結果を、表1に示す。尚、表1において、判定としては接合率と耐圧とを加味して評価したものであり、実用上好ましいものには○を、実用上好ましくないものには×を付けた。

【0018】この表から分かるようにバイアス電位が125V~225Vのとき良好な接合性を示し、大きな接合強度を有していることが分かる。ただし、バイアス電位は100V以下でも500V以上でも放電は安定せず、このためプロセスが成り立たなくなる。

【0019】

【表1】

5

6

No	パワー (W)	圧力 (Pa)	時間 (分)	バイアス 電位(V)	接合率 (%)	耐圧 (kg/cm ²)	判定
1	60	12	10	125	74.1	32.6	○
2	80	12	10	170	70	27.8	○
3	100	12	10	225	95.7	36.1	○
4	200	12	10	500	6	10.1	×
5	100	8	10	310	11.2	1以下	×
6	100	6	10	400	8	8.0	×
7	100	4.7	10	425	0	0	×
8	100	12	6	225	85	260	○

【0020】次に、種々のバイアス電位でプラズマ酸化処理を行ない形成したプラズマ酸化層12をXPS(X線光電子分光法)により測定した。その結果を、図6に示す。この図から分かるように、バイアス電位を变化させることで、プラズマ酸化層12の最表面のSi_{2p}光電子スペクトルは変化している。特に、バイアス電位が高いもの(400V, 500V)は、Si⁴⁺(SiO₂に相当する)が高くなっており、酸化が進んでいることが分かる。又、バイアス電位が高いもの(400V, 500V)は、Si⁴⁺とSi⁰(メタル)の比率から相対的な酸化膜厚が厚くなっていることも分かる。一方、バイアス電位が125V, 225Vと低いものは、シリコンの2pピークが103.4eVよりもエネルギーが低い側にシフトしており、Si³⁺, Si²⁺などのサブオキサイドがプラズマ酸化層12の最表面に多くあることが分かる。

【0021】又、熱酸化されたSi(Si⁴⁺)は2.2倍の体積に膨張する。このため、図7に示すように、一部のSi原子が未酸化のまま酸化膜中を拡散したり、あ

るいは、図8に示すように、未酸化のSi原子が格子間Si¹として基板拡散をしたりする。又、図9に示すように、シリコン基板中の空格子点がSiO₂界面で消費されたり、プラズマ酸化層12中の酸素欠陥や非架橋酸化などによる点欠陥が存在しやすくなると考えられる。このため、ダングリングボンドやダイマボンドなども生成しやすくなる。これと同様に、プラズマ酸化することでも上述のメカニズムが生じて、低温でも活性種となりうる酸化種が多数生成しているものと推定される。このため、第1のシリコン基板10のプラズマ酸化層12を低バイアス電位で形成したものと第2のシリコン基板11とは、450℃×2hr程度の比較的低温であっても有効に接合される。又、耐圧試験においても、強固な接合がなされているために強度が強いものと推定される。

【0022】次に、図10を用いて本発明を適用した半導体式圧力センサを説明する。図10は実施例の接合方法を適用して製造した半導体式圧力センサの一例を示す構造図である。本圧力センサは、検知部としての第1のシリコン基板19と、台座としての第2のシリコン基板

7

20とから構成されている。n型の第1のシリコン基板19の上面にはp型拡散層21が形成され、拡散歪みゲージをなしている。又、第1のシリコン基板19の上面には保護膜22が形成され、この保護膜22にはp型拡散層21と電氣的接続をとるためのコンタクトホール23、24が形成され、コンタクトホール23、24にて電極25、26が配線されている。さらに、第1のシリコン基板19の下面には、例えばアルカリ溶液による異方性エッチングあるいは沸硝酸による等方性エッチング等の公知の方法により凹部27が形成され、ダイヤフラム28が加工されている。一方、台座としての第2のシリコン基板20には圧力導入孔29が配設されている。

【0023】そして、上述の所定の素子形成、加工処理を施した第1のシリコン基板19の下面と、台座となる第2のシリコン基板20の上面を鏡面研磨しておく。この鏡面研磨された第1のシリコン基板19の下面にプラズマ酸化層30を形成する。又、第2のシリコン基板20の鏡面研磨面に酸化膜31が形成され、さらに、 $H_2SO_4-H_2O_2$ 混合液中に液温80℃以上で浸漬する化学的表面処理を施しておく。そして、プラズマ酸化層30を形成した第1のシリコン基板19と、所定の方法で形成した酸化膜31を有する第2のシリコン基板20とを純水中にて洗浄し、乾燥室素等による乾燥を行い、基板表面（接合する面同士）に吸着する水分子量を制御する。この後、プラズマ酸化層30と酸化膜31を介して第1のシリコン基板19のダイヤフラム28と、第2のシリコン基板20の圧力導入孔29を位置合わせして接合する。

【0024】このようにして製造された圧力センサは、拡散層21、電極25、26等の素子形成後に第1のシリコン基板19と第2のシリコン基板20を接合している。よって、前述のように高圧用センサとして高い接合強度を得るために、この接合工程時において従来のような高温による熱処理を必要としないため、上記素子部の素子特性が熱処理の高温によって変化あるいは劣化することはない。又、接合面の親水化処理において従来のように酸性溶液中に浸漬することもないため、耐酸性溶液用の保護膜を特別に素子形成面に被着する必要もなく、又、素子形成も通常の工程により行えるため、工程数の増加あるいは工程の変更等の必要がない。

【0025】又、第2のシリコン基板20の接合面には酸化膜31を形成せずに第1のシリコン基板19のプラズマ酸化層30と同様なプラズマ酸化層を形成してもよい。ただし、第1のシリコン基板19と第2のシリコン基板20の各々の接合する側の面をプラズマ酸化した場合、ポイド等が界面に発生しやすいことが分かっている。しかしながら、強固な接合は得られるので、第1のシリコン基板19と第2のシリコン基板20が同一材料でしかも接着剤等の中間層を介さずに一体化できる。このため化学的にも安定であり、また熱膨張係数の差によ

8

る温度ドリフトが問題となることもない。

【0026】このように本実施例では、2枚のシリコン基板10、11の各接合面を鏡面研磨し、各研磨面をそれぞれ親水化処理する際に、2枚のシリコン基板10、11のうち少なくとも一方のシリコン基板の研磨面の親水化処理は、高周波電源5によるプラズマ発生装置1を用いて酸素を含んだ雰囲気下で、プラズマと電極板4（カソード電極）との間の自己バイアス電圧を100～250ボルトにした状態にて Si^{++} 、 Si^{+} 、 Si^{\cdot} 等のサブオキシドを有するプラズマ酸化層12を形成させるようにした。その後、この親水化した接合面同士を直接密着し、これを加熱処理して2枚のシリコン基板10、11を相互に接合した。つまり、接合面を酸性溶液（ H_2SO_4/H_2O_2 ）中に浸漬して親水性とするのではなく、接合面を酸素イオンあるいは酸素ラジカルと反応させてプラズマ酸化層12を形成させて親水性とするものであり、かつ、プラズマ酸化層12として Si^{++} 、 Si^{+} 等のサブオキシドを多数生成させるものである。即ち、このプラズマ酸化層12中のサブオキシドにより接合界面において単位面積当たりのシラノール基（ $Si-OH$ ）の数が多くなり水素結合力が向上したり、あるいは接合に有効に働く未結合手が多く形成される。その結果、水素結合の密度も高くなり、比較的低温で水素結合から $Si-O-O-Si$ の共有結合に変化できるため、低温でも高い接合強度が得られる。さらに、全面で有効に接合できるため、強度バラツキも低減でき、又、XPS分析法で測定したところ、サブオキシドの中で Si^{++} 、 Si^{+} が表面に多いものの接合が特に良好であった。

【0027】このようにして、比較的低温（450℃×2時間以内）で加熱処理でき、かつ、強固な接合強度を得るとともに、基板全面で均一な接合強度と接合性が得られる。又、アルミ等の配線を施した素子であっても、素子部を損傷することなく、他のシリコン基板と直接接合可能となり、高信頼性を確保できる。

【0028】尚、この発明は上記実施例に限定されるものではなく、例えば、高周波電源によるプラズマ発生装置でのプラズマとカソード電極との間の自己バイアス電圧は100～250ボルトであればよい。

【0029】

【発明の効果】以上詳述したようにこの発明によれば、比較的低温で加熱処理でき、かつ、強固な接合強度を得るとともに、ウェハ全面で均一な接合強度と接合性が得られる優れた効果を発揮する。

【図面の簡単な説明】

【図1】プラズマ発生装置を示す図である。

【図2】第1及び第2のシリコン基板を示す図である。

【図3】真空接合装置を示す図である。

【図4】試験用のシリコン基板を示す図である。

【図5】図4のA-A断面図である。

【図6】XPSによる測定結果を示す図である。

【図7】シリコンの構造を説明するための図である。

【図8】シリコンの構造を説明するための図である。

【図9】シリコンの構造を説明するための図である。

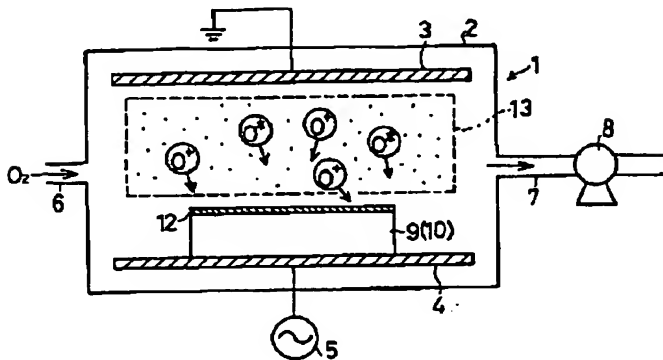
【図10】本発明を圧力センサに具体化したときの断面図である。

【図11】サブオキไซด์を説明するための図である。

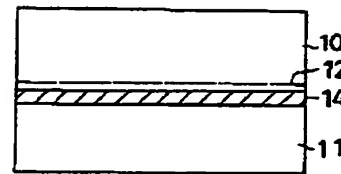
【符号の説明】

- 1 プラズマ発生装置
- 4 電極板 (カソード電極)
- 5 高周波電源
- 10 第1のシリコン基板
- 11 第2のシリコン基板
- 12 プラズマ酸化層

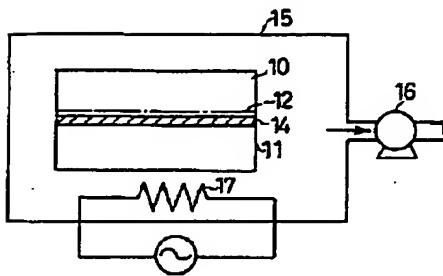
【図1】



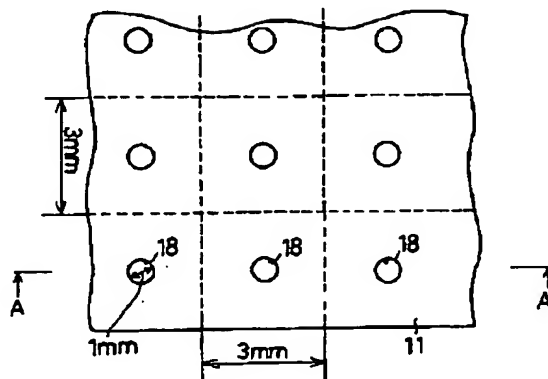
【図2】



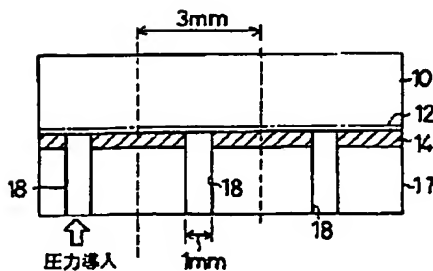
【図3】



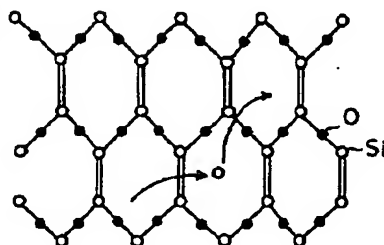
【図4】



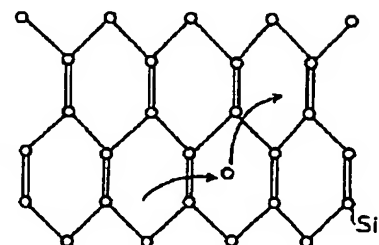
【図5】



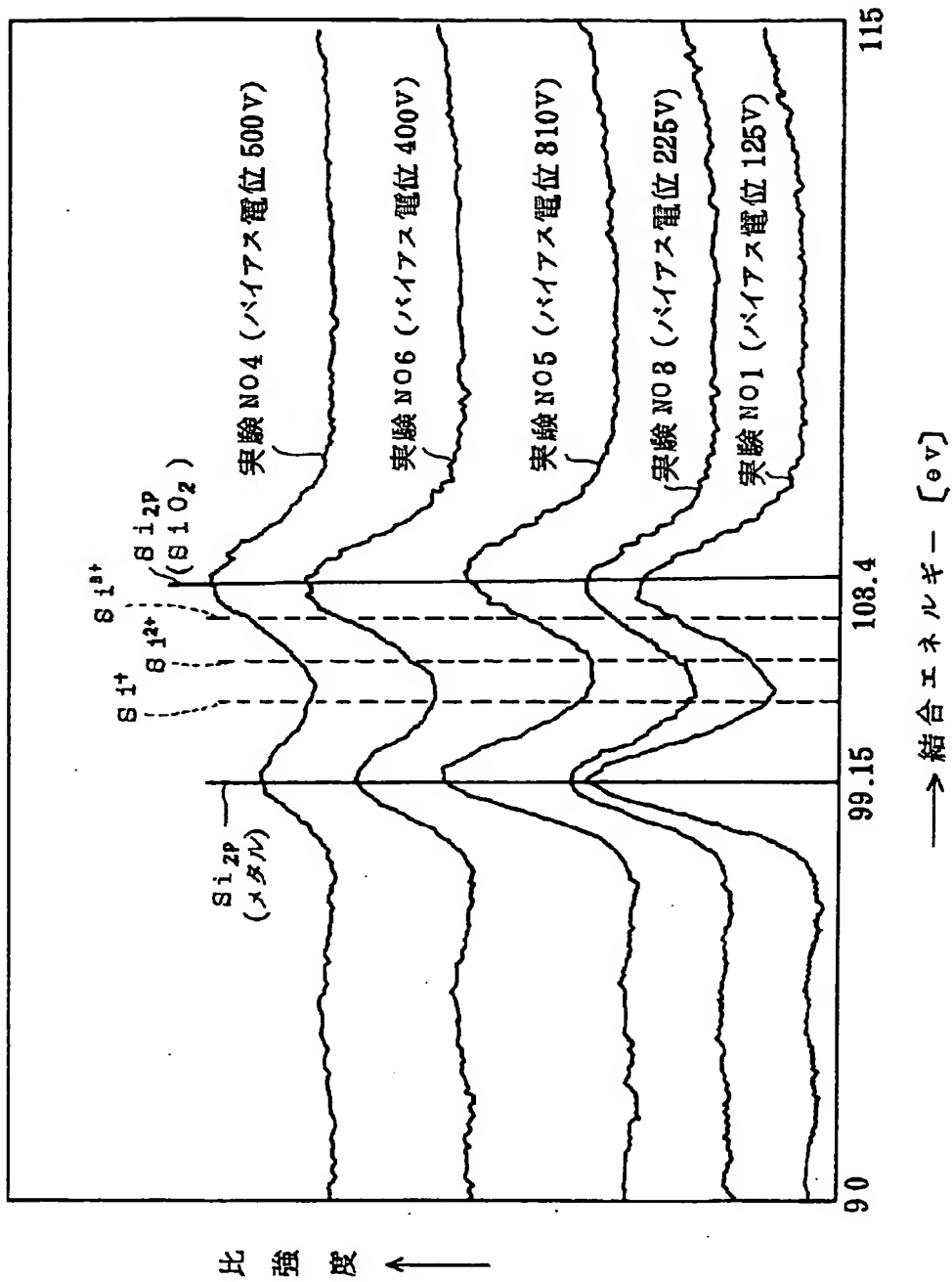
【図7】



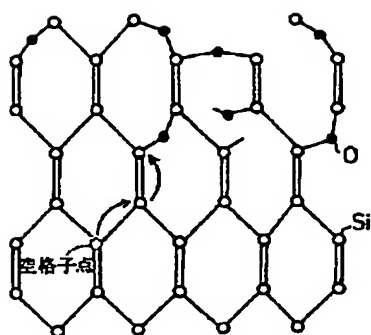
【図8】



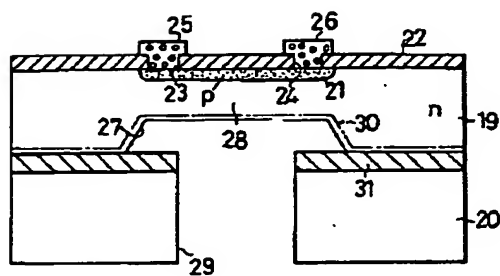
【図6】



【図9】



【図10】



【図11】

